

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **62261166 A**(43) Date of publication of application: **13.11.87**

(51) Int. Cl

**H01L 25/10**  
**H01L 21/60**  
**H01L 23/32**  
**H01L 23/34**

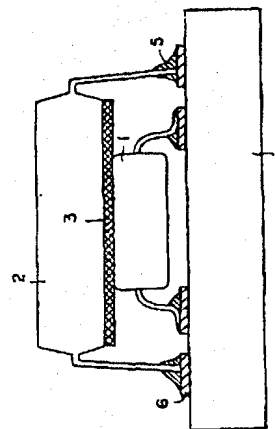
(21) Application number: **61103872**(22) Date of filing: **08.05.86**(71) Applicant: **MATSUSHITA ELECTRONICS  
CORP**(72) Inventor: **NAKAGAWA SHOICHI**(54) **SEMICONDUCTOR DEVICE**

## (57) Abstract:

**PURPOSE:** To improve substrate packaging density, by stacking two semiconductor packages in two stages, and holding a heat sink between the packages.

**CONSTITUTION:** A heat sink 3 is held between a lower stage semiconductor package 1 and an upper stage semiconductor package 2. Thus, the occupying area of the semiconductor packages with respect to a substrate can be made small without especially miniaturizing the semiconductor packages. High density packaging can be also implemented. Even if the power consumption of a semiconductor element is high, erroneous operation or breakdown due to the heating of the element can be prevented.

COPYRIGHT: (C)1987,JPO&amp;Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-261166

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)11月13日

H 01 L 25/10  
21/60  
23/32  
23/34

Z-7638-5F

6918-5F

8728-5F

Z-6835-5F

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭61-103872

⑰ 出 願 昭61(1986)5月8日

⑱ 発 明 者 中 川 正 一 門真市大字門真1006番地 松下電子工業株式会社内  
⑲ 出 願 人 松下電子工業株式会社 門真市大字門真1006番地  
⑳ 代 理 人 弁理士 星野 恒司 外1名

明 細 書

1. 発明の名称 半導体装置

2. 特許請求の範囲

(1) 第1の半導体パッケージを下段に、前記第1の半導体パッケージと別の第2の半導体パッケージを上段に、前記第1の半導体パッケージと前記第2の半導体パッケージとの間に放熱板を挟み込んで構成されていることを特徴とする半導体装置。

(2) 第2の半導体パッケージが第1の半導体パッケージと形状は同一で外形寸法を異にする特許請求の範囲第(1)項記載の半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、実装基板に対する半導体パッケージの占有面積の小さい高密度半導体装置に関するものである。

(従来技術)

電子機器の小型化に伴い、従来、半導体装置は、

半導体素子の高性能、高集積化とともに、半導体パッケージの小型化によって高密度実装を実現してきた。例えば、リードの間隔を狭くすることによってパッケージの外形寸法を小型化し、またチップキャリア、フラットパッケージなどにみられるように、リードそのものを小さくし、小型化に適したパッケージ形状が採用されてきた。すなわち、1個の半導体パッケージそのものを小型化することによって、実装基板に対する占有面積を小さくする高密度実装方法が採られてきた。

(発明が解決しようとする問題点)

上記のように、半導体パッケージの小型化が進むに従って、リードピッチが標準の100ミルから50ミル〜20ミルと狭くなってくると、性能上では隣接リード間の容量が無視できなくなり、また実装する場合、隣接リードがハンダを介して接触するおそれがあるなど、従来の形状の半導体パッケージの小型化には限界がある。

本発明は、特に小型化した半導体パッケージを使用せずに、従来の半導体パッケージを用いて実

基板に占める半導体パッケージの面積の小さい  
高密度半導体装置を提供するものである。

(問題点を解決するための手段)

上記問題点を解決するために、本発明は、半導体パッケージを特に小型化せずに、形状を異にするか、または同一形状で外形寸法の異なる2個の半導体パッケージを2段重ねにし、その間に放熱板を挟む構成を備えるものである。

(作用)

上記構成によって、本発明は従来の半導体パッケージ1段構成の場合に比し、基板実装密度を最大2倍にまで向上させることが可能である。且つまた、上下2段の各半導体素子の消費電力が大きい場合、上下2段の半導体パッケージの間に挟み込んである放熱板によって、消費電力の発熱による半導体パッケージの誤動作あるいは破壊を防止することができる。

(実施例)

本発明の半導体装置の一実施例を第1図及び第2図により説明する。第1図は本発明の一実施例

しない限り、リード形状、本数には制限がない。

上、下半導体パッケージ2、1の各々の形状及び寸法は必ずしも同一である必要はなく、リード部分により調節することができる。例えば、上段2が下段1に比し小型の半導体パッケージの場合は、上段パッケージ2のリードを下段1のそれに比し長くして基板4の実装面にとどくようにしておけばよい。

上段、下段のパッケージ2、1の基板4への取付は、下段1を基板4に仮どめした後、放熱板3と上段2を重ねて気相ハンダ法等により基板4に接続してもよく、またあらかじめ上段と下段の各パッケージ2及び1及び放熱板3を接着剤等で接合しておいてから基板4に取付け、気相ハンダ法等で基板4に接続してもよい。

(発明の効果)

本発明によれば、半導体パッケージを特に小型化するまでもなく、基板に対する半導体パッケージの占有面積を小さくでき、且つ高密度実装が可能となる。また、半導体素子の消費電力が大きい

の断面図で、第2図はその斜視図である。

第1図及び第2図において、1は下段半導体パッケージ、2は上段半導体パッケージ、3は放熱板、4は面実装基板、5はハンダ、6は導体を示す。

本実施例は面実装例で、下段半導体パッケージ1はS Oパッケージで、リードはG U L L - W I N G型である。上段半導体パッケージ2はデュアルインラインパッケージで、リードはB U T T型で構成されている。下段半導体パッケージ1と上段半導体パッケージ2との間には、放熱板3が挟み込まれている。放熱板3は、第2図に示すように、半導体パッケージより外側に延設させることにより、放熱効果は一層向上する。

下段半導体パッケージ1は、上記のほかにリードレスチップキャリア、ピングリッドアレイ、フラットパッケージなどが適用可能である。フラットパッケージの場合は、リードも2方向または4方向でも可能で、J型リード形状でもよい。上下の各パッケージ2、1のリードは実装状態で接融

場合でも、その発熱による誤動作、あるいは破壊を防止することができる。

4. 図面の簡単な説明

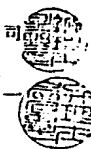
第1図は本発明の半導体装置の一実施例の断面図、第2図はその斜視図である。

1…下段半導体パッケージ、 2…上段半導体パッケージ、 3…放熱板、 4…面実装基板、 5…ハンダ、 6…導体。

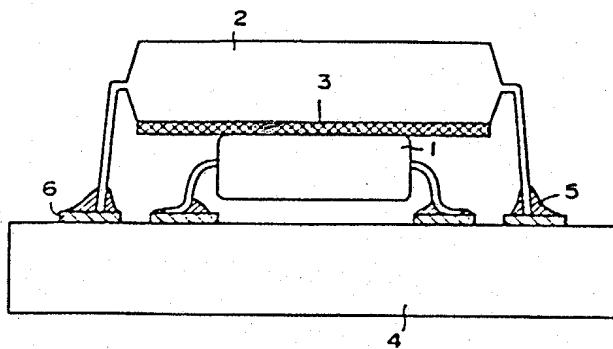
特許出願人 松下電子工業株式会社

代理人 星 野 恒 司

岩 上 昇 一



第 1 図



- 1… 下段半導体パッケージ
- 2… 上段半導体パッケージ
- 3… 放熱板
- 4… 面実装基板
- 5… ハンダ
- 6… 導体

第 2 図

